

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 11298495  
PUBLICATION DATE : 29-10-99

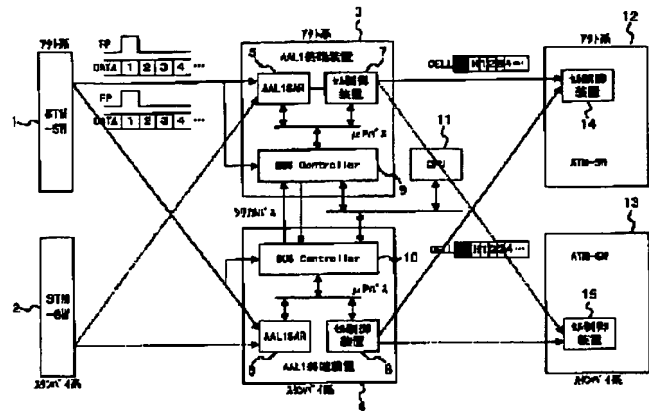
APPLICATION DATE : 16-04-98  
APPLICATION NUMBER : 10106718

APPLICANT : NEC CORP;

INVENTOR : SAEKI SHUICHI;

INT.CL. : H04L 12/28 H04L 1/22 H04L 7/08

TITLE : DUPLICATE CONFIGURATION AAL TERMINATOR AND SYNCHRONIZATION METHOD



ABSTRACT : PROBLEM TO BE SOLVED: To reduce a time required for synchronizing the duplicate ATM adaptation layer AAL terminator that converts synchronous transfer mode STM data into an asynchronous transfer mode ATM cell.

SOLUTION: A BUS Controller 9 of an active system receiving a cell assembling start request from a CPU 11 outputs a cell processing start signal synchronously with a frame pulse FP to an active system AAL1SAR (cell disassembling/ assembling sub layer) 5 and the active system AAL1SAR 5 receiving this signal starts cell assembling of the active system. Furthermore, the BUS Controller 9 informs a standby system BUS Controller 10 of a timing of the active system cell assembling start via a serial bus. The standby system BUS Controller 10 receives the timing and starts counting received FPs and when the standby system BUS Controller 10 receives the cell assembling start request after each FP counter of each user connection starts counting the FP, the standby system BUS Controller 10 outputs the cell assembling start signal synchronously with the FP when the count of the FP counter of each user connection reaches 376. An AAL1SAR 6 of the standby system receives the cell assembling start signal to start cell assembling of the standby system.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-298495

(43) 公開日 平成11年(1999)10月29日

(51) Int. Cl. <sup>6</sup>	識別記号	P I	
H 0 4 L 12/28		H 0 4 L 11/20	D
1/22		1/22	
7/08		7/08	Z
		11/20	C

審査請求 有 請求項の数 6 O L (全 6 頁)

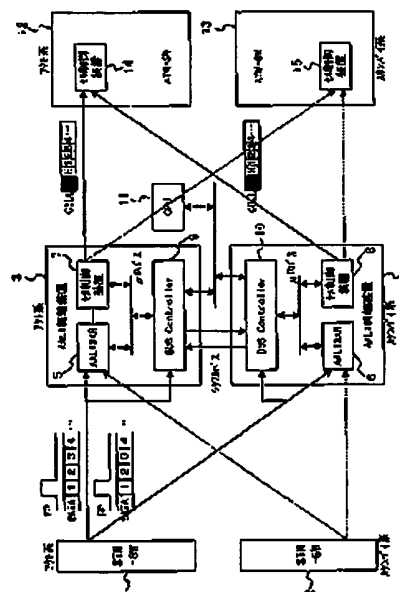
(21) 出願番号	特願平10-106718	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成10年(1998)4月16日	(72) 発明者	佐伯 修一 東京都港区芝五丁目7番1号 日本電気株式会社社内
		(74) 代理人	弁護士 鈴木 康夫 (外1名)

(54) 【発明の名称】 2重化構成AAL終端装置および同期化方法

(57) 【要約】

【課題】 STMデータをATMセルに変換する2重化AAL終端装置の同期化に要する時間を短縮する。

【解決手段】 CPU1からセル化開始要求を受けたアクト系のBUS Controller9は、アクト系AAL1SAR5に対してFPKに同期したセル化開始信号を出力し、アクト系AAL1SAR5は、この信号を受けてアクト系のセル化を開始する。また、BUS Controller9は、このアクト系セル化開始のタイミングをシリアルバスを介してスタンバイ系BUS Controller10に通知する。スタンバイ系BUS Controller10は、このタイミングを受けて入力されるFPKのカウンタを開始し、各ユーザ接続のFPカウンタがFPのカウンタを開始した後にセル化開始要求を受けると、各ユーザ接続毎にそのFPカウンタのカウンタ値が376となるFPKに同期させてセル化開始信号を出力する。スタンバイ系のAAL1SAR6は、このセル化開始信号を受けてスタンバイ系のセル化を開始する。



(2)

特開平 11-298495

1

2

## 【特許請求の範囲】

【請求項 1】 STMデータをATMセルに変換するアクト系およびスタンバイ系のAAL終端装置を備える2重化構成のAAL終端装置において、

前記各系のAAL終端装置は、STM網の各ユーザコネクションの速度に対応したカウント値が設定されているFPカウンタを各ユーザコネクション毎に備えており、セル化開始要求を受けた前記アクト系のAAL終端装置は、セル化を開始するとともに、セル化開始のタイミングを前記スタンバイ系のAAL終端装置に通知し、同時に前記FPカウンタによって入力STMフレームパルスのカウントを開始し、

前記セル化開始のタイミングを受けたスタンバイ系のAAL終端装置は、該当するユーザコネクションの前記FPカウンタによって前記入力STMフレームパルスのカウントを開始することにより、各ユーザコネクションのアクト系とスタンバイ系の出力ATMセルの同期をとることを特徴とする2重化構成AAL終端装置の同期化方法。

【請求項 2】 前記アクト系のAAL終端装置は、セル化を停止するまで、前記FPカウンタが設定されたカウント値をカウントする毎に前記スタンバイ系のAAL終端装置に対して前記タイミングを通知することを特徴とする請求項 1記載の2重化構成AAL終端装置の同期化方法。

【請求項 3】 前記AAL終端装置は、AAL1終端装置であることを特徴とする請求項 1 又は 2記載の2重化構成AAL終端装置の同期化方法。

【請求項 4】 それぞれがSTMデータをATMセルに組み換えるAALSAR（セル分割／組立サプレイヤ）と、バスコントローラと、該バスコントローラを介して両系を接続するシリアルバスを備えたアクト系およびスタンバイ系のAAL終端装置からなる2重化構成のAAL終端装置において、

前記各バスコントローラは、STM網の各ユーザコネクションの速度に対応したカウント値がそれぞれ設定されている複数のFPカウンタと、アクト系AAL終端装置として動作しているときにセル化開始要求を受けて前記AALSARにセル化開始を指示する手段と、セル化開始と同時に前記FPカウンタに入力STMフレームパルスのカウントを指示する手段と、セル化開始のタイミングを前記シリアルバスを介してスタンバイ系のAAL終端装置に通知する手段と、スタンバイ系AAL終端装置として動作しているときに前記タイミング通知を受けると同時に自系の当該FPカウンタに入力STMフレームパルスのカウント開始を指示する手段とを備えていることを特徴とする2重化構成のAAL終端装置。

【請求項 5】 前記アクト系のバスコントローラは、前記FPカウンタが前記設定されたカウント値をカウントする毎に、スタンバイ系のAAL終端装置に対してセル

化開始のタイミング通知を行うこと特徴とする請求項 4記載の2重化構成のAAL終端装置。

【請求項 6】 前記AAL終端装置は、AAL1終端装置であることを特徴とする請求項 4 又は 5記載の2重化構成AAL終端装置

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、STM（Synchronous Transfer Mode）データをATM（Asynchronous Transfer Mode）セルに変換するAAL1（ATM Adaptation Layer Type 1）終端装置として、アクト系およびスタンバイ系の2重化構成をとる場合における、各終端装置間の同期化方法に関する。

【0002】

【従来の技術】アクト系として動作している装置と、スタンバイ系として動作している装置の切替を行う場合に、情報の欠落や重複等の弊害を起さないように切り替え可能にした2重化STM/ATM変換装置の同期化装置が、特開平9-55752号公報に記載されている。

【0003】上記公報に記載されている2重化STM/ATM変換装置は、アクト系のSTM/ATM変換装置とスタンバイ系のSTM/ATM変換装置との間を接続する系間信号線と、各系に設けられた、入力STMフレームパルスをカウントする入力STMフレームパルスカウンタ（例えば、376進カウンタ）と、AAL1ヘッダのSN（シーケンスナンバ）値が0となるセル組立開始時における前記入力STMフレームパルスカウンタの入力STMフレームパルスカウント値を記憶する先頭フレーム番号記憶メモリとを備えている。

【0004】そして、同期化を行う場合には、前記系間信号線を介して前記アクト系のSTM/ATM変換装置から前記スタンバイ系のSTM/ATM変換装置に前記入力STMフレームパルスカウンタの基準FPカウント値を送信し、送信された値に前記スタンバイ系のSTM/ATM変換装置が、前記入力STMフレームパルスカウンタをセットして両系の前記入力STMフレームパルスカウンタの同期化をとり、前記スタンバイ系のSTM/ATM変換装置において、前記セル先頭フレーム番号記憶メモリより順次同期化するチャンネルのセル先頭フレーム番号を読み出し、その読み出した値と現在の前記FPカウント値とを比較し、一致がとれると、前記チャンネルのSTMデータの前記セル組立バッファへの入力を開始することにより、前記アクト系STM/ATM変換装置の出力ATMセルと前記スタンバイ系のSTM/ATM変換装置の出力ATMセルとを一致させ、以下同様の処理を全てのチャンネルに対して順次行うことにより、アクト系とスタンバイ系が同期化される。

【0005】この方法によれば、アクト系とスタンバイ系のセル組立バッファのSTM蓄積状態を主信号の断

(3)

特開平11-298495

3

を起こすことなく一致させることができ、データの損失あるいは重複なしで、アクト系とスタンバイ系の系切替を行うことができる。

【0006】

【発明が解決しようとする課題】上記特開平9-55752号公報に記載されている同期化方法は、チャンネル毎に順次同期化を行っているので、チャンネル数が多い場合には、全てのチャンネルの同期化を完了するまでに長時間を要するという問題がある。

【0007】本発明の目的は、セル損失なしに系切り替えを行えるを行うにあたり、同期化に要する時間を短縮することができるSTMデータをATMセルに変換するAAL1終端装置の2重化構成方法を提供することにある、それによりサービスの信頼性を向上させることにある。

【0008】

【課題を解決するための手段】本発明の特徴は、STM (Synchronous Transfer Mode) データをATM (Asynchronous Transfer Mode) セルに変換する、アクト系およびスタンバイ系の2重化構成をとるAAL1 (ATM Adaptation Layer Type 1) 終端装置において、各AAL1終端装置に、STM網の各ユーザコネクションの速度に対応して設定されたカウント値を有し、STMフレームパルスをカウントするFPカウンタをユーザコネクション毎に設置し、該FPカウンタによって、各ユーザコネクションのアクト系とスタンバイ系の同期をとることに、によって、アクト系のAAL1終端装置からスタンバイ系のAAL1終端装置に、またはスタンバイ系のAAL1終端装置からアクト系のAAL1終端装置に切り替えてもデータ損失が起こらない2重化構成のAAL1終端装置としたことを特徴とする。

【0009】具体的には、STMスイッチからは、アクト系とスタンバイ系のAAL1終端装置に同期のとれた同じクロック、FP (Frame Pulse)、データが供給されており、このSTM網からのデータをATMセルに変換する各AAL1終端装置内のAAL1 SAR (セル分割/組立サブレイヤ) は、各AAL1終端装置内のバスコントローラからセル化開始要求がくるとSTMデータのセル化を開始する。

【0010】その際、アクト系バスコントローラは、CPUからセル化開始要求が来るとSTMフレームパルスFPに同期してセル化開始要求をアクト系AAL1 SARに送出するとともに、両系のセル化開始要求の同期化のためシリアルバスを介して、そのタイミングをスタンバイ系バスコントローラに通知する。

【0011】スタンバイ系バスコントローラは、シリアルバスを介してアクト系から上記タイミングを受けると、FPをカウントし始め、そのカウント値がアクト系と同一タイミング値に達するとセル化開始要求をスタンバイ系AAL1 SARに出力し、アクト系AAL1終端装置から送出されるセルのペイロードとスタンバイ系A

4

AAL1終端装置から出力されるセルのペイロードを一致させる。

【0012】FPカウンタはユーザコネクション毎に用意され、FPのカウント値はSTM網のコネクションの速度毎に決められた値に設定され、ポインタを含むセルについてもセルのペイロード同期をとることができるようになっている。つまり64Kbpsのみならず128Kbps以上のデータをセル化する場合についてもペイロードの同期をとることができる。

【0013】このようにして、本願発明では、ユーザコネクション単位で独立にセル化開始のタイミングを固定させ両系のセルのペイロードを一致させているので、短時間で両系の同期をとることができ、また、系を切り替えた場合にデータ損失を生じることはない。

【0014】

【発明の実施の形態】図1は、本発明によるAAL1終端装置の2重化構成の実施の形態を示すブロック図である。

【0015】図1において、STM-SW1および2は、それぞれアクト系およびスタンバイ系の時分割スイッチである。アクト系のSTM-SW1からアクト系およびスタンバイ系のAAL1終端装置3および4にクロック、フレームパルス、データが供給され、両系のAAL1終端装置のSTM網側では、同期がとれている。

【0016】アクト系STM-SWの時と同様にスタンバイ系STM-SWから両系のAAL1終端装置にクロック、フレームパルス、データが供給され、両系のAAL1終端装置のSTM網側で同期がとれている。

【0017】AAL1終端装置3、4では、STM網のデータをATMセルに変換する。従って、複数のチャンネルがフレーム上のタイムスロットに時分割多重されたSTM網のデータをこのAAL1終端装置を介してATM網へ送信することが可能となる。

【0018】AAL1 SAR5、6は、AAL1セルの組立 (Segmentation And Reassembly) を行い、STM網のデータとATMセルの変換を行う。AAL1セルのペイロードのフォーマットには2種類ある。1バイトのAAL1セルヘッダと47バイトのユーザデータで構成されるフォーマットと、1バイトのAAL1セルヘッダと1バイトのポインタと46バイトのユーザデータで構成されるフォーマットである。

【0019】AAL1セルヘッダは1ビットのCSI (Convergence Sublayer Indication)、3ビットのSN (Sequence Number)、4ビットのSNP (SN Protection) とで構成される。CSIビットは2種類のAAL1セルフォーマットを区別するビットであり、SNビットは0~7までセルをカウントしてセル損失、誤挿入を監視するためのビットである。SNPビットはSNビットをCRC演算したものである。ポインタは、データの境界を示す。AAL1 SARの内容については、当業者

(4)

特開平11-298495

5

6

にとってよく知られており、また本発明とは直接関係しないので、その詳細な内容については省略する。

【0020】図1において、BUS Controller9、10は、AAL1 SARブロック5、6に送出するセル化開始のタイミングを制御して両系AAL1 SAR5、6から出力されるペイロード値を合わせ込む。両系のBUS Controller9、10間に存在するシリアルバスは、アクト系のAAL1 SARブロックのセル化タイミングをスタンバイ系に伝える。シリアルバスは、アクト系からスタンバイ系方向及びスタンバイ系からアクト系方向の両方向を備えている。

【0021】セル制御装置7、8は、セルの送信制御を行う。ATM-SW12、13は、それぞれアクト系、スタンバイ系のATMスイッチである。セル制御装置14、15は、セルの受信制御を行う。セル受信用のクロックは、アクト系セル制御装置14から出力し、セル制御装置7、8へ入力され、スタンバイ系セル制御装置15から出力したセル受信用クロックもセル制御装置7、8に入力され、ATM網のセル同期が確保される。

【0022】次に、本発明において、アクト系とスタンバイ系間におけるSTM網からATM網へのデータ送信同期を確立させるための動作について説明する。

【0023】アクト系のSTMスイッチ1から両系のAAL1終端装置3、4に入力されるクロック、フレームパルス、データは同期状態であるので、両系のAAL1終端装置3、4のSTM網側では同期が確保されている。

【0024】ATM網にセルを出力する時にセル同期をとるためには、アクト系のAAL1終端装置3からATM網に出力されるセルと、スタンバイ系のAAL1終端装置4から出力されるセルのペイロードを同期させる必要がある。すなわち、図2に示されるように、セル化のタイミングがずれると、アクト系AAL1終端装置3とスタンバイ系AAL1終端装置4から出力されるセルのペイロードに位相差が生じ、系の切替時にデータの消失あるいは重複を生じる。

【0025】以下、図3～図5を参照して64Kbpsのデータを処理する場合の本発明のセル同期方法について説明する。CPU11からセル化開始要求16がアクト系のBUS Controller9に入力されると、BUS Controller9は、アクト系のAAL1 SAR5に対してFPに同期したセル化開始信号17を出力する。アクト系のAAL1 SAR5は、このセル化開始信号17を受けてSTMデータのセル化を開始する。

【0026】また、BUS Controller9は、このアクト系セル化開始のタイミングをシリアルバスを介してスタンバイ系BUS Controller10に通知する。このタイミングを受けるとスタンバイ系BUS Controller10は、入力されるFPのカウントを始める。アクト系BUS Controller9でもシリアルバスでスタンバイ系にタイミングを通知

すると同時にFPのカウントを始める。

【0027】図4に示されるように、各ユーザコネクションのセル化のタイミングについては、例えば、VC=0のセル化開始はFPに同期させておかない、VC=1、2・・・のセル化開始は、それぞれFPから1クロック後、2クロック後・・・に行う。シリアルバスで通知されるタイミングには、どのVCであるかという情報も含まれている。

【0028】64Kbpsのデータを処理する場合に、アクト系のFPカウンタは、376FPをカウントする毎にシリアルバスを介してスタンバイ系にタイミングを通知する。この動作はセル化を止めるまで続ける。従って、スタンバイ系の各FPカウンタは、376FPカウント毎にアクト系からのタイミング通知によってアクト系の対応するFPカウンタと同期化される。

【0029】スタンバイ系BUS Controller10は、各ユーザコネクションのFPカウンタがFPのカウントを開始した後にセル化開始要求18を受けると、各ユーザコネクション毎にそのFPカウンタのカウント値が376となるFPに同期させてセル化開始信号19を出力する。スタンバイ系のAAL1 SAR6は、このセル化開始信号19を受けてSTMデータのセル化を開始する。

【0030】FPのカウント開始から376番目のFPまでセル化開始要求18が来なければセル化は開始せずに再び0からFPをカウントし始め、セル化開始要求18が来れば376番目のFPに同期させてセル化開始信号を出力する。

【0031】このように、64Kbpsのデータを処理する場合、ペイロードのユーザデータを両系で一致させるには47FP周期でセル化を開始しなければならない。図6に示されるようにペイロードのAAL1ヘッダを一致させるには8セル周期必要である。

【0032】一方、128Kbps以上のデータを処理する場合、8セル中に1セルだけ、1バイトのポインタを含むセルが存在するため、スタンバイ系のセル化のタイミングが64Kbpsの場合に比べ1FP分だけ早くなる。つまり375番目のFPに同期させてセル化を開始する。この周期でセル化を開始すればポインタの値も一致させることができ両系のセル同期を確立することができる。

【0033】なお、実施の形態として、AAL1を対象として説明したが、本発明は、他のAAL2、AAL3/4、AAL5等にも適用可能である。

【0034】

【発明の効果】本発明によれば、STM網のデータをATMセルに変換する時に、各ユーザコネクション毎に両系のAAL1終端装置のATM網側でペイロード同期をとることのできるスタンバイ系のセル化開始のタイミングを明確化し、両系のAAL1終端装置から出力されるセルのペイロードの同期を確保しているため、短時間

(5) 特開平11-298495

7

8

で、かつデータ損失あるいは重複することなく、アクト系とスタンバイ系のAAL1終端装置の系切り替えを行うことができる。

【0035】また、スタンバイ系AAL1終端装置のセル化開始タイミングを64Kbpsのデータを処理する場合だけでなくセルフォーマットにポインタを含む128Kbps以上のデータを処理する場合についても同系のペイロード同期が確保されるので、データの速度に左右されることなくどの速度でもセル損失あるいは重複することなく系切り替えを行うことができる。

【0036】

【図面の簡単な説明】

【図1】本発明の実施の形態を示すブロック図である。

【図2】本発明の動作を説明するための図である。

【図3】本発明の動作を説明するための図である。

【図4】本発明の動作を説明するための図である。

\*【図5】本発明の動作を説明するための図である。

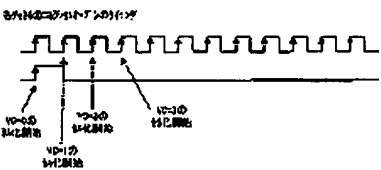
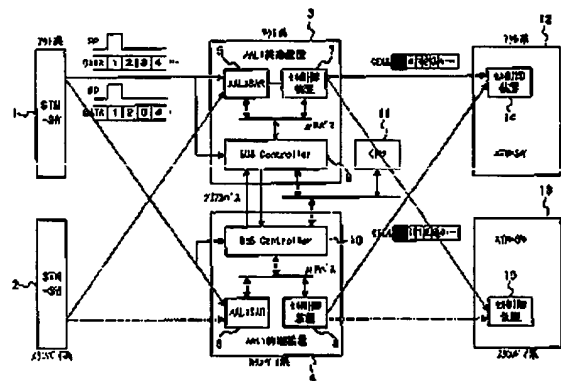
【図6】本発明の動作を説明するための図である。

【符号の説明】

- 1 アクト系STMスイッチ
- 2 スタンバイ系STMスイッチ
- 3 アクト系AAL1終端装置
- 4 スタンバイ系AAL1終端装置
- 5, 6 AAL1 SAR
- 7, 8 セル制御装置
- 9, 10 BUS Controller
- 11 CPU
- 12 アクト系ATMスイッチ
- 13 スタンバイ系ATMスイッチ
- 14, 15 セル制御装置
- 16, 18 セル化開始要求信号
- 17, 19 セル化開始信号

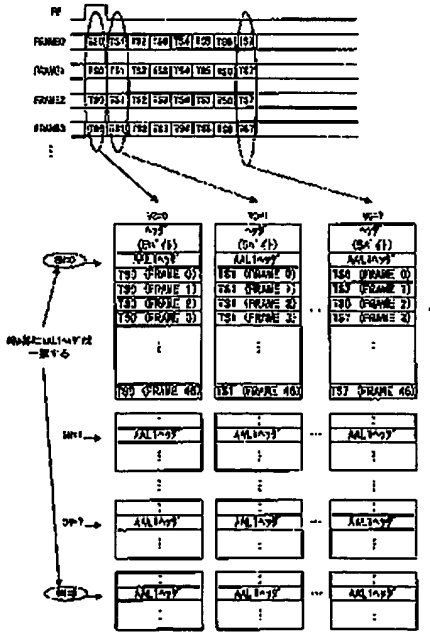
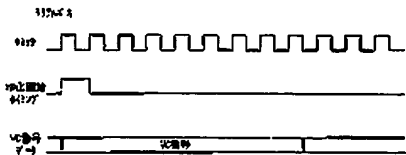
【図1】

【図4】



【図5】

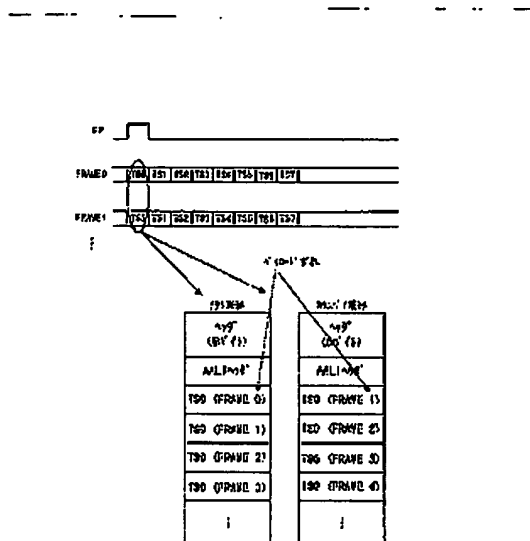
【図6】



(5)

特開平 1 1 - 2 9 8 4 9 5

【圖2】



【圖3】

